

03. 3. 2004 #2

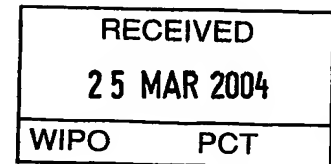
日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2002年12月25日

出 願 番 号
Application Number: 特願2002-374548
[ST. 10/C]: [JP2002-374548]



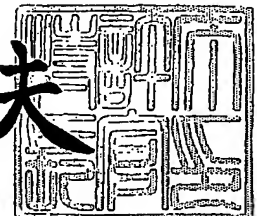
出 願 人
Applicant(s): 住友化学工業株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年11月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 155208
【あて先】 特許庁長官殿
【国際特許分類】 H01L 29/778
H01L 29/737

【発明者】

【住所又は居所】 千葉県袖ヶ浦市北袖 2 番地 1 住友化学工業株式会社内

【氏名】 中野 強

【発明者】

【住所又は居所】 千葉県袖ヶ浦市北袖 2 番地 1 住友化学工業株式会社内

【氏名】 福原 昇

【特許出願人】

【識別番号】 000002093

【氏名又は名称】 住友化学工業株式会社

【代理人】

【識別番号】 100077540

【弁理士】

【氏名又は名称】 高野 昌俊

【手数料の表示】

【予納台帳番号】 060336

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0013944

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 化合物半導体エピタキシャル基板及びその製造方法

【特許請求の範囲】

【請求項1】 InGaAs層をチャネル層、n型不純物を含有するInGaP層をフロント側電子供給層とする歪チャネル高電子移動度電界効果型トランジスタ構造を有する化合物半導体エピタキシャル基板において、

前記InGaAs層の室温(300K)での電子移動度が $8000\text{ cm}^2/\text{V}\cdot\text{s}$ 以上であることを特徴とする化合物半導体エピタキシャル基板。

【請求項2】 InGaAs層をチャネル層、n型不純物を含有するInGaP層をフロント側電子供給層、前記チャネル層と前記フロント側電子供給層との間のフロント側スペーサ層をInGaP層とする歪チャネル高電子移動度電界効果型トランジスタ構造を有する化合物半導体エピタキシャル基板において、

前記InGaAs層の室温(300K)での電子移動度が $8000\text{ cm}^2/\text{V}\cdot\text{s}$ 以上であることを特徴とする化合物半導体エピタキシャル基板。

【請求項3】 InGaAs層をチャネル層、n型不純物を含有するInGaP層をフロント側及びバック側電子供給層、前記チャネル層と前記フロント側電子供給層との間のフロント側スペーサ層及び前記チャネル層と前記バック側電子供給層との間のバック側スペーサ層をInGaP層とする歪チャネル高電子移動度電界効果型トランジスタ構造を有する化合物半導体エピタキシャル基板において、

前記InGaAs層の室温(300K)での電子移動度が $8000\text{ cm}^2/\text{V}\cdot\text{s}$ 以上であることを特徴とする化合物半導体エピタキシャル基板。

【請求項4】 前記チャネル層を構成するInGaAs層のIn組成が0.25以上である請求項1、2又は3記載の化合物半導体エピタキシャル基板。

【請求項5】 前記チャネル層の上下に接して、膜厚が4nm以上のGaAs層が積層されている請求項1、2又は3記載の化合物半導体エピタキシャル基板。

【請求項6】 請求項1、2、3、4又は5記載の化合物半導体エピタキシ

タル基板を、MOCVD法を用いて製造することを特徴とする化合物半導体エピタキシャル基板の製造方法。

【発明の詳細な説明】

【0001】

【特許文献1】

第3224437号特許公報

【特許文献2】

第2994863号特許公報

【非特許文献1】

J. Crystal Growth, 27(1974)p.118

【非特許文献2】

J. Crystal Growth, 32(1974)p.265

【0002】

【発明の属する技術分野】

本発明は、3-5族化合物半導体よりなる、高電子移動度トランジスタ用の化合物半導体エピタキシャル基板及びその製造方法に関するものである。

【0003】

【従来の技術】

近年、GaAsを中心とする3-5族化合物半導体を用いた電子素子は、超高速、高周波動作が可能であるという特長を生かして、飛躍的な発達を遂げ、その後も着実な進展を見せている。化合物半導体を用いた電子素子を作製する場合には、従来、単結晶基板上に、イオン注入法、拡散法、あるいはエピタキシャル成長法などの各種手法を用いて、必要な特性を有する薄膜結晶層を作製することを行なっている。上記の各種手法の中でも、エピタキシャル成長法は、不純物量の制御のみならず結晶の組成や膜厚などをきわめて広い範囲でかつ精密に制御可能であるため、広く用いられるようになっている。

【0004】

このような目的で用いられるエピタキシャル成長法としては、液相法、気相法、および真空蒸着法の一つである分子線エピタキシャル成長法（以下MBE法と

いう) などが知られているが、気相法は大量の基板を制御性よく処理可能なため、工業的に広く用いられている方法である。特に、エピタキシャル層を構成する原子種の有機金属化合物または水素化物を原料として用い、基板上で熱分解させて結晶成長を行なう有機金属熱分解法(以下MOCVD法という)は、適用可能な物質の範囲が広く、また結晶の組成、膜厚の精密な制御に適しているために、近年、広く用いられるようになってきている。

【0005】

このような製造技術の発展により、最近、高周波通信機器の重要な構成部品として注目されている高電子移動度電界効果型トランジスタ(以下HEMTという)の特性の改善が種々試みられている。HEMTは、HEMT(High Electron Mobility Transistor)、MODFET(Modulation Doped Transistor)、またはHJFET(Hetero-Junction Field Effect Transistor)などとも呼ばれており、HEMTに用いられているエピタキシャル構造にあつては、電子を供給する電子供給層と電子が走行するチャネル層とが分離されてそれぞれの役割を担っており、チャネル層に蓄積された二次元電子ガスが高い電子移動度を持っている点に大きな特徴を有している。HEMTを製造するために用いられるエピタキシャル基板は、MOCVD法により、必要な電子特性を有するGaAs、AlGaAsの各結晶層を必要な構造でGaAs基板上に積層成長させることにより作製することができる。

【0006】

これらの素子作製に用いる材料としては、任意の組成で格子定数を一致させることができ良好な結晶性を保ちつつ各種ヘテロ接合が可能であるとの理由で、GaAs、AlGaAs系の材料も広く用いられてきているが、格子定数をGaAsに一致させるようにIn組成を選択することにより、InGaPの結晶層を成長させることも可能である。ここで、GaAsに格子整合するInGaPは、Inの組成が0.482~0.483、Gaの組成が0.518~0.517であることが知られている。

【0007】

また、3-5族化合物半導体材料としては、 $\text{In}_x\text{Ga}_{(1-x)}\text{As}$ (ただし0

$x < 1$) が電子輸送特性に優れている上に In 組成に応じてエネルギーギャップを大幅に変えることが可能であるため、HEMTを製造する場合のヘテロ接合材料としては非常に好適である。しかしながら、 $\text{In}_x \text{Ga}(1-x) \text{As}$ は、 GaAs に対して格子整合が不可能であるため、従来は、 $\text{In}_x \text{Ga}(1-x) \text{As}$ 層を用いて十分な物性を有するHEMT用のエピタキシャル基板を得ることができなかった。

【0008】

その後、技術の進展により、格子不整合の系であっても弾性変形の限界内であれば転位の発生など不都合な結晶性の低下を招くことなく、信頼性のあるヘテロ接合が形成可能であることがわかり、 $\text{In}_x \text{Ga}(1-x) \text{As}$ をヘテロ接合材料として用いたエピタキシャル基板の実用化が図られてきている。このような格子不整合系での限界値は、組成及び膜厚の関数として与えられ、例えば GaAs 層に対する InGaAs 層の系では、非特許文献1及び2に示される式が理論的に知られており、実験的にも概ね正しいことがわかっている。

【0009】

このように特定の組成、膜厚の範囲内の歪み層を利用することにより、 GaAs 基板を用いるHEMT構造のエピタキシャル基板においても、 InGaAs 層をその一部に有するエピタキシャル基板の製造が可能となっている。例えば、通常の結晶成長条件下では、 $x = 0.20$ 、膜厚13nm程度の $\text{In}_x \text{Ga}(1-x) \text{As}$ 層を、結晶性の低下をきたすことなくエピタキシャル成長させることが可能であり、このような $\text{In}_x \text{Ga}(1-x) \text{As}$ 層を、従来のHEMTの二次元電子の流れるチャネル層部分に用いた構造のエピタキシャル基板を利用して、従来にくらべ移動度が高く、雑音特性に優れた電子素子が作製されている。

【0010】

$\text{In}_x \text{Ga}(1-x) \text{As}$ を歪み層として二次元電子の流れるチャネル層部分に用いたHEMTは、歪みチャネル高電子移動度電界効果型トランジスター (pseudo-morphic-HEMT) と呼ばれている (以下、シュードモフィックHEMTという)。

【0011】

また、上述のように、 InGaP は、 In の組成を選択すれば、 GaAs に格

子整合が可能であるため、シュードモフィックHEMTにおいて、AlGaAs層の替わりに、InGaP層をその電子供給層、スペーサ層としてエピタキシャル成長することが可能である。InGaPは、AlGaAsに比べて、エピタキシャル成長時に不純物を取り込みにくく結晶純度を良好に保つことができ、また、AlGaAsのように、n型層を形成する際にシリコンをドーピングしてもDXセンターと呼ばれる深い準位を形成しないという利点があるので、高性能のHEMTを得ることができる。また、InGaPは、AlGaAsにくらべて、エネルギーギャップが大きく、表面準位値が小さいため、電子素子作製時に有利であるという報告もある。

【0012】

GaAs基板上に、InGaP層、InGaAs歪み層を含むシュードモフィックHEMT構造を形成するために各種のエピタキシャル成長を行なう際には、形成すべき薄膜結晶層の膜厚を数nmオーダーで精密に制御するための結晶成長制御が要求されるが、近年の技術改良の結果、膜厚制御性に優れるMBE法だけでなく、量産性に優れるMOCVD法でも膜厚制御を精度よく行うことができるので、十分、良好な特性のHEMT用エピタキシャル基板が得られている。

【0013】

【発明が解決しようとする課題】

上述のように、InGaP層をシュードモフィックHEMT構造の電子供給層あるいは電子供給層とスペーサ層に用いる場合、温度特性の向上等、電子素子の特性向上を図ることはできるものの、電子供給層から発生する二次元電子をInGaAsチャンネル層に効率良く閉じ込めることは困難であることがわかっている。そのため、二次元電子ガス濃度を増やして電子素子の電流値の向上を図ることや、電子移動度を上げて電子素子の立ち上がり抵抗を低減させる事が困難であった。

【0014】

その理由は、InGaPのエネルギーバンドプロファイルが、AlGaAsと異なること、すなわちGaAsとInGaPとには、エネルギーバンドの伝導帯の位置に差がないからであると考えられている。伝導帯の位置に差がなければ、

電子供給層で発生した電子が効率よく InGaAs チャンネル層に閉じ込められず、二次元電子ガス濃度及び電子移動度の低下を引き起こすことになるからである。この対策として、特許文献1には、チャンネル層と InGaP 電子供給層との間に、歪み InGaP スペース層を挿入して、伝導帯の位置に差を付けることにより、二次元電子ガス濃度と電子移動度とを改善するようにした構成が開示されている。また、特許文献2には、チャンネル層と InGaP 電子供給層との間に AlGaAs スペース層を挿入することにより、二次元電子ガス濃度と電子移動度とを改善するようにした構成が開示されている。

【0015】

しかしながら、チャンネル層に InGaAs 層を用い、電子供給層に n-AlGaAs 層を用い、チャンネル層と電子供給層の間のスペース層として i-AlGaAs 層を用いた、従来の AlGaAs 系のシュードモフィック HEMT 構造エピタキシャル基板で報告されている結果にくらべて、上述した特許文献1、2において開示されている構成のものは、いずれも、シュードモフィック HEMT 構造エピタキシャル基板において、二次元電子ガス濃度と電子移動度との各値を高くすることにより、電子素子の特性を良好にできるという観点から考えると、電子移動度はまだ満足できる値に達していない。

【0016】

例えば、電子移動度をさらに改善することによりオン抵抗を低下させ、これにより消費電力の低減を図ることができるので、携帯電話等の各種携帯機器に用いる場合には、より一層の改善が望まれるからである。また、低消費電力化により発熱量が削減できるので、さらなる高集積化により装置の小型化を図ることが可能になるので、この観点からも電子移動度のより一層の改善が望まれている。このように、InGaP を電子供給層、または電子供給層とスペース層とに用いたシュードモフィック HEMT 構造エピタキシャル基板において、現在、報告されている値よりも、さらに改善された、高い二次元電子ガス濃度と高い電子移動度をあわせもつエピタキシャル基板が強く望まれている。

【0017】

本発明の目的は、従って、上述の各種要求を満たすことができる、高電子移動

度特性を有するシュードモフィック HEMT 構造を有する化合物半導体エピタキシャル基板及びその製造方法を提供することにある。

【0018】

【課題を解決するための手段】

本発明者らは、上記課題を解決するために鋭意検討を行なってきた結果、InGaAs チャンネル層の In 組成を大きくしてシュードモフィック HEMT 構造のエピタキシャル基板を成長すれば、InGaAs 層及び InGaP 層の各エネルギーバンドの伝導帯の位置に差を付けることができ、これまでに報告されたこのとのない高い電子移動度と高い二次元電子ガス濃度をあわせもつエピタキシャル基板を形成できることを見だし、この知見に基づいて本発明をなすに至ったものである。

【0019】

請求項 1 の発明によれば、InGaAs 層をチャンネル層、n 型不純物を含有する InGaP 層をフロント側電子供給層とする歪チャンネル高電子移動度電界効果型トランジスタ構造を有する化合物半導体エピタキシャル基板において、前記 InGaAs 層の室温 (300 K) での電子移動度が $8000 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上であることを特徴とする化合物半導体エピタキシャル基板が提案される。前記チャンネル層において、室温 (300 K) での二次元電子ガス濃度を、 $1.80 \times 10^{12} / \text{cm}^2$ 以上とすることができる。

【0020】

請求項 2 の発明によれば、InGaAs 層をチャンネル層、n 型不純物を含有する InGaP 層をフロント側電子供給層、前記チャンネル層と前記フロント側電子供給層との間のフロント側スペーサ層を InGaP 層とする歪チャンネル高電子移動度電界効果型トランジスタ構造を有する化合物半導体エピタキシャル基板において、前記 InGaAs 層の室温 (300 K) での電子移動度が $8000 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上であることを特徴とする化合物半導体エピタキシャル基板が提案される。前記チャンネル層において、室温 (300 K) での二次元電子ガス濃度を、 $1.80 \times 10^{12} / \text{cm}^2$ 以上とすることができる。

【0021】

請求項3の発明によれば、InGaAs層をチャネル層、n型不純物を含有するInGaP層をフロント側及びバック側電子供給層、前記チャネル層と前記フロント側電子供給層との間のフロント側スペーサ層及び前記チャネル層と前記バック側電子供給層との間のバック側スペーサ層をInGaP層とする歪チャネル高電子移動度電界効果型トランジスタ構造を有する化合物半導体エピタキシャル基板において、前記InGaAs層の室温(300K)での電子移動度が $8000\text{ cm}^2/\text{V}\cdot\text{s}$ 以上であることを特徴とする化合物半導体エピタキシャル基板が提案される。前記チャネル層において、室温(300K)での二次元電子ガス濃度を、 $1.80\times 10^{12}/\text{cm}^2$ 以上とすることができる。

【0022】

請求項4の発明によれば、請求項1、2又は3の発明において、前記チャネル層を構成するInGaAs層のIn組成が0.25以上である化合物半導体エピタキシャル基板が提案される。

【0023】

請求項5の発明によれば、請求項1、2又は3の発明において、前記チャネル層の上下に接して、膜厚が4nm以上のGaAs層が積層されている化合物半導体エピタキシャル基板が提案される。

【0024】

請求項6の発明によれば、請求項1、2、3、4又は5記載の化合物半導体エピタキシャル基板を、MOCVD法を用いて製造することを特徴とする化合物半導体エピタキシャル基板の製造方法が提案される。

【0025】

【実施例】

以下、図面を参照して本発明の一実施例につき詳細に説明する。ここで、実施例として示されているエピタキシャル基板の層構造は、エピタキシャル基板特性を測定するための構造であるが、実際のシュードモフィックHEMT用エピタキシャル基板の層構造では、n-GaAs層、n-AlGaAs層などの層がさらに積層された構造となる。しかし、そのような実際のシュードモフィックHEMT用エピタキシャル基板の場合であっても、以下に説明する実施例についての特

性と同じ特性を有することとなるのは明かである。

【0026】

(実施例1)

図1は、本発明によるHEMT構造エピタキシャル基板の実施例1の断面構造を説明するための図である。図1において、1は結晶基板であるGaAs層、2～5はいずれもGaAs層1上に形成されたバッファ層である。ここでは、バッファ層2～5は、それぞれ200nm厚のi-GaAs層、250nm厚のi-Al_{0.25}Ga_{0.75}As層、250nm厚のi-GaAs層、200nm厚のi-Al_{0.20}Ga_{0.80}As層として形成されている。

【0027】

6は、4nm厚のn-Al_{0.20}Ga_{0.80}As層として形成され、n型不純物を $3 \times 10^{18}/\text{cm}^3$ ドープしたバック側電子供給層であり、バック側電子供給層6の上には、バック側スペーサ層7、8がこの順序で形成されている。ここでは、バック側スペーサ層7は3nm厚のi-Al_{0.20}Ga_{0.80}As層、バック側スペーサ層8は5.5nm厚のi-GaAs層となっている。9は二次元電子を流すため二次元電子ガスが形成されるチャネル層であり、7.5nm厚のi-In_{0.30}Ga_{0.70}As層と成っている。

【0028】

10、11はそれぞれがフロント側スペーサ層であり、フロント側スペーサ層10は5.5nm厚のi-GaAs層として形成されており、フロント側スペーサ層11は3nm厚のi-Al_{0.20}Ga_{0.80}As層として形成されている。

【0029】

12はフロント側電子供給層で、6nm厚のn-In_{0.483}Ga_{0.517}P層として形成され、n型不純物が $4 \times 10^{18}/\text{cm}^3$ の濃度にドープされている。13はアンドープ層で、39.5nm厚のi-Al_{0.20}Ga_{0.80}As層として形成されている。

【0030】

次に、図1に示した層構造のエピタキシャル基板の製造方法について説明する。初めに、高抵抗の半絶縁性GaAs単結晶基板の表面を、脱脂洗浄、エッチン

グ、水洗、乾燥した後、この単結晶基板を結晶成長炉の加熱台上にGaAs基板1として載置する。

【0031】

GaAs基板1上に形成すべきAlGaAs層、InGaAs層、InGaP層等は、次のようにしてMOCVD気相成長させる。炉内を十分、高純度水素で置換した後、加熱を開始し、適度な温度に安定したところで炉内に砒素原料を導入し、続いてガリウム原料を導入し、GaAs層を成長する。また、AlGaAs層を成長する際にはアルミニウム原料、InGaAs層を成長する際にはインジウム原料も導入する。また、InGaP層を成長する際には磷原料に切り替えて成長を行なう。所定の時間と、各原料の供給を制御することにより、所望の積層構造を成長していく。最後に、各原料の供給を停止して結晶成長を停止し、冷却後、以上のように積層したエピタキシャル基板を炉内から取り出して結晶成長を完了する。結晶成長時の基板温度は、通常、およそ500℃から800℃である。

【0032】

本発明における高抵抗の半絶縁性GaAs単結晶基板は、LEC (Liquid Encapsulated Czochralski) 法、VB (Vertical Bridgeman) 法、VGF (Vertical Gradient Freezing) 法等で製造されたGaAs基板を用いることができ、1つの結晶学的面方位から、0.05°乃至10°程度の傾きをもった基板を用いることができる。

【0033】

さらに、エピタキシャル成長時の原料として、有機金属および／または水素化物を用いることが好ましい。砒素原料としては、一般に三水素化砒素（アルシン）が用いられるが、アルシンの水素を炭素数が1から4のアルキル基で置換したアルキルアルシンも使用することができる。磷原料としては、一般に三水素化磷（ホスフィン）が用いられるが、ホスフィンの水素を炭素数が1から4のアルキル基で置換したアルキルホスフィンも使用することができる。ガリウム、アルミニウム、およびインジウムの原料としては、各金属原子に炭素数が1から3のアルキル基もしくは水素が結合したトリアルキル化物もしくは三水素化物を、一般

に用いることができる。

【0034】

n型ドーパントとしては、シリコン、ゲルマニウム、スズ、硫黄、セレン等の水素化物または炭素数が1から3のアルキル基を有するアルキル化物を用いることができる。

【0035】

以下、図1に示したエピタキシャル基板は、具体的には、以下に述べるようにして製造された。しかし、本発明をこれの一例に限定する趣旨ではない。

【0036】

減圧バレル型MOCVD炉を用い、図1に示した積層構造を、VGF法半絶縁性GaAs基板上にエピタキシャル成長した。■族の原料としては、トリメチルガリウム (TMG)、トリメチルアルミニウム (TMA) およびトリメチルインジウム (TMI) を用い、■族の原料としては、アルシン (AsH_3) およびホスフィン (PH_3) を用いた。n型ドーパントとしては、ジシラン (Si_2H_6) を用いた。原料のキャリアガスとしては、高純度水素を用い、反応炉内圧力 0.1 atm、成長温度 650℃、成長速度 3~1 $\mu\text{m/hr}$ の成長条件でエピタキシャル成長を行なった。

【0037】

積層構造中の InGaP 層は、GaAs 層、AlGaAs 層に格子整合する条件で、In 組成を調整し、エピタキシャル成長した。実施例1においては、InGaP 層の In 組成は、0.483 とした。また、実施例1の構造では、InGaP 層を、フロント側の電子供給層のみに用いてエピタキシャル成長した。

【0038】

電子の走行するチャネル層9は、In 組成 0.30、InGaAs 層膜厚 7.5 nm の歪み InGaAs 層を用いて、エピタキシャル成長した。

【0039】

チャネル層9に用いた InGaAs 層の上下に接して、フロント側スペーサ層10、及びバック側スペーサ層8として働く i-GaAs 層をそれぞれ 5.5 nm 厚にしてエピタキシャル成長した。

【0040】

上記のようにエピタキシャル成長した図1の実施例1の積層構造において、Van der Pauw法によるホール測定を行なった結果、チャンネル層9において、室温(300K)での二次元電子ガス濃度が $1.81 \times 10^{12} / \text{cm}^2$ 、室温(300K)での電子移動度が $8360 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77Kでの二次元電子ガス濃度が $2.13 \times 10^{12} / \text{cm}^2$ 、77Kでの電子移動度が $33900 \text{ cm}^2 / \text{V} \cdot \text{s}$ と、これまでにない良好な値を得た。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15} / \text{cm}^3$ となるときのピンチオフ電圧は -1.74 V であった。

【0041】

図1に示したエピタキシャル基板は以上のように形成されているので、バック側電子供給層6からバック側スペーサ層7、8を介してチャンネル層9へ電子が供給されると共に、フロント側電子供給層12からもフロント側スペーサ層10、11を介してチャンネル層9へ電子が供給される。この結果チャンネル層9には、高移動度の二次元電子ガスがフロント側とバック側とにそれぞれ形成される。ここで、チャンネル層9は、In組成を0.25以上の0.3として成長させたので、チャンネル層9とフロント側電子供給層12との各エネルギーバンドの伝導体の位置に差を付けることができ、チャンネル層9内における二次元電子ガス濃度を高めることができる上に、二次元電子ガスの電子の二次元移動度を従来に比べて格段に向上させることができる。これまでの実験検討の結果、In組成を0.25以上とすることにより、これまで報告されているn-InGaP電子供給層HEMT構造の二次電子移動度を上回る値が得られることがわかった。

【0042】

実際、図1に示したエピタキシャル基板は、チャンネル層9におけるInの組成0.25以上とすることにより、二次元電子ガスの濃度を高めると共にチャンネル層9内での電子の移動度を $8000 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上とすることができた。

【0043】

また、種々の実験の結果、図1に示した構成で、チャンネル層の上下に接するバック側スペーサ層8及びフロント側スペーサ層10のGaAs層の膜厚は、4n

m以上であれば、チャネル層 9 における電子の移動度を室温 (300 K) で $8000 \text{ cm}^2 / \text{V} \cdot \text{s}$ とすることができることを確認した。

【0044】

このように、チャネル層 9 での電子移動度を改善するための主要因はチャネル層 9 における In 組成とその膜厚であると考えられるが、基板を VGF 基板又は VB 基板とすることにより電子移動度をより改善することができることも見出した。

【0045】

(実施例 2)

図 2 に示した層構造のエピタキシャル基板を実施例 1 の場合と同様に、MOCVD 法により作製した。図 2 に示したエピタキシャル基板において、21 は半絶縁性 GaAs 基板、22 ~ 25 はバッファ層、26 はバック側電子供給層、27 ~ 28 はバック側スペーサ層、29 はチャネル層、30 ~ 31 はフロント側スペーサ層、32 はフロント側電子供給層、33 はアンドープ AlGaAs 層である。なお、各層の組成及び膜厚は図 2 中に示した通りである。

【0046】

図 1 と図 2 とを比較して判るように、実施例 2 では、フロント側スペーサ層 31 を In 組成 0.483、膜厚 3 nm の $i\text{-InGaP}$ 層として形成した点で実施例 1 と異なっている。その他の各層の形成については実施例 1 の場合と同様である。

【0047】

このようにして得られたエピタキシャル基板について、Van der Pauw 法によるホール測定を行なった結果、室温 (300 K) での二次元電子ガス濃度が $1.89 \times 10^{12} / \text{cm}^2$ 、チャネル層 29 において、室温 (300 K) での電子移動度が $8630 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77 K での二次元電子ガス濃度が $2.16 \times 10^{12} / \text{cm}^2$ 、77 K での電子移動度が $32000 \text{ cm}^2 / \text{V} \cdot \text{s}$ と、これまでにない良好な値を得た。また、上述の構造において、Al ショットキー電極を用いた CV 測定を行なった結果、残留キャリア濃度が $1 \times 10^{15} / \text{cm}^3$ となるときのピンチオフ電圧は、-1.80 V であった。

【0048】

(実施例3)

図3に示した層構造のエピタキシャル基板を実施例1の場合と同様に、MOCVD法により作製した。図3に示したエピタキシャル基板において、41は半絶縁性GaAs基板、42～45はバッファ層、46はバック側電子供給層、47～48はバック側スペーサ層、49はチャンネル層、50～51はフロント側スペーサ層、52はフロント側電子供給層、53はアンドープAlGaAs層である。なお、各層の組成及び膜厚は図2中に示した通りである。

【0049】

図1と図3とを比較して判るように、実施例3では、フロント側スペーサ層51及びバック側スペーサ層47及びバック側電子供給層46を、それぞれIn組成0.483、膜厚3nmのInGaP層として形成した点で実施例1と異なっている。その他の各層の形成については実施例1の場合と同様である。

【0050】

このようにして得られたエピタキシャル基板について、Van der Pauw法によるホール測定を行なった結果、チャンネル層49において、室温(300K)での二次元電子ガス濃度が $1.89 \times 10^{12}/\text{cm}^2$ 、室温(300K)での電子移動度が $8010 \text{ cm}^2/\text{V} \cdot \text{s}$ 、77Kでの二次元電子ガス濃度が $2.12 \times 10^{12}/\text{cm}^2$ 、77Kでの電子移動度が $34200 \text{ cm}^2/\text{V} \cdot \text{s}$ と、これまでにない良好な値を得た。また、上述の構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15}/\text{cm}^3$ となるときのピンチオフ電圧は、-2.20Vであった。

【0051】

(比較例1)

図1に示した実施例1のシュードモフィックHEMT構造エピタキシャル基板において、チャンネル層9に用いられるInGaAs層のIn組成及びその膜厚と、チャンネル層9の上下に積層されるi-GaAs層10、8の膜厚だけを変えた図4に示す構造のエピタキシャル基板を、比較例1として、実施例1と同様にMOCVD法を用いて作製した。図4に示したエピタキシャル基板において、61

は半絶縁性GaAs基板、62～65はバッファ層、66はバック側電子供給層、67～68はバック側スペーサ層、69はチャネル層、70、71はフロント側スペーサ層、72はフロント側電子供給層、73はアンドープAlGaAs層である。なお、各層の組成及び膜厚は図4中に示した通りである。

【0052】

図4の比較例1では、チャネル層69のInGaAs層のIn組成を0.19、膜厚を14.0nmとし、チャネル層69の上下には、バック側スペーサ層68、フロント側スペーサ層70をi-GaAs層として各2.0nmずつ、エピタキシャル成長した。この比較例1の構造は、従来からよく知られたシュードモフィックHEMT構造である。この比較例1は、実施例1の成長条件と同様の条件で各層をエピタキシャル成長させて作製した。

【0053】

比較例1のエピタキシャル基板について、Van Der Pauw法によるホール測定を行なった結果、チャネル層69において、室温(300K)での二次元電子ガス濃度 $1.77 \times 10^{12} / \text{cm}^2$ 、室温(300K)での電子移動度 $7100 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77Kでの二次元電子ガス濃度 $2.06 \times 10^{12} / \text{cm}^2$ 、77Kでの電子移動度 $22500 \text{ cm}^2 / \text{V} \cdot \text{s}$ と、従来から報告されている程度の値しか得られなかった。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15} \text{ cm}^{-3}$ となるときのピンチオフ電圧は、-1.72Vであった。

【0054】

(比較例2)

図2に示した実施例2のシュードモフィックHEMT構造エピタキシャル基板において、チャネル層29に用いられるInGaAs層のIn組成及びその膜厚と、チャネル層29の上下に積層されるi-GaAs層28、30の膜厚だけを変えた図5に示す構造のエピタキシャル基板を、比較例2として、実施例2と同様にMOCVD法を用いて作製した。図5に示したエピタキシャル基板において、81は半絶縁性GaAs基板、82～85はバッファ層、86はバック側電子供給層、87～88はバック側スペーサ層、89はチャネル層、90、91はフ

ロント側スペーサ層、92はフロント側電子供給層、93はアンドープAlGaAs層である。なお、各層の組成及び膜厚は図5中に示した通りである。

【0055】

図5の比較例2では、チャンネル層89のInGaAs層のIn組成を0.19、膜厚を14.0nmとし、チャンネル層69の上下には、バック側スペーサ層88、フロント側スペーサ層90をi-GaAs層として各2.0nmずつ、エピタキシャル成長した。この比較例2は、実施例2の成長条件と同様の条件で各層をエピタキシャル成長させて作製した。

【0056】

比較例1のエピタキシャル基板について、Van der Pauw法によるホール測定を行なった結果、室温(300K)での二次元電子ガス濃度 $1.85 \times 10^{12} / \text{cm}^2$ 、室温(300K)での電子移動度 $7030 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77Kでの二次元電子ガス濃度 $2.19 \times 10^{12} / \text{cm}^2$ 、77Kでの電子移動度 $20800 \text{ cm}^2 / \text{V} \cdot \text{s}$ と、従来から報告されている程度の値しか得られなかった。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15} \text{ cm}^{-3}$ となるときのピンチオフ電圧は、-1.80Vであった。

【0057】

(比較例3)

図3に示した実施例3のシュードモフィックHEMT構造エピタキシャル基板において、チャンネル層49に用いられるInGaAs層のIn組成及びその膜厚と、チャンネル層49の上下に積層されるi-GaAs層48、50の膜厚だけを変えた図6に示す構造のエピタキシャル基板を、比較例3として、実施例3と同様にMOCVD法を用いて作製した。図6に示したエピタキシャル基板において、101は半絶縁性GaAs基板、102~105はバッファ層、106はバック側電子供給層、107~108はバック側スペーサ層、109はチャンネル層、110、101はフロント側スペーサ層、102はフロント側電子供給層、103はアンドープAlGaAs層である。なお、各層の組成及び膜厚は図6中に示した通りである。

【0058】

図6の比較例3では、チャンネル層109のInGaAs層のIn組成を0.19、膜厚を14.0nmとし、チャンネル層109の上下には、バック側スペーサ層108、フロント側スペーサ層110をi-GaAs層として各2.0nmずつ、エピタキシャル成長した。この比較例3は、実施例3の成長条件と同様の条件で各層をエピタキシャル成長させて作製した。

【0059】

比較例3のエピタキシャル基板について、Van der Pauw法によるホール測定を行なった結果、チャンネル層109において、室温(300K)での二次元電子ガス濃度が $1.99 \times 10^{12} / \text{cm}^2$ 、室温(300K)での電子移動度が $5620 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77Kでの二次元電子ガス濃度が $2.16 \times 10^{12} / \text{cm}^2$ 、77Kでの電子移動度が $13900 \text{ cm}^2 / \text{V} \cdot \text{s}$ と、低い値しか得られなかった。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15} \text{ cm}^{-3}$ となるときのピンチオフ電圧は、-2.19Vであった。

【0060】

このように、応用上においても、電子移動度と密接に相関する電子速度に支配される、数十GHz以上の超高周波帯の各種高速デバイスにも、電子素子作製時に有利なInGaP電子供給層、InGaPスペーサ層を用いたGaAs基板上P-HEMTを用いる可能性を拓いたという点で、多大なるメリットをもたらすものである。

【0061】

【発明の効果】

本発明によれば、上述の如く、電子素子作製時にも有利となるような、これまでに報告されたことのない良好な特性を有するシュードモフィック(歪チャンネル高電子移動度電界効果型トランジスター)構造エピタキシャル基板を提供することができる。

【図面の簡単な説明】

【図1】

本発明の実施例 1 に係るエピタキシャル基板の層構造図。

【図 2】

本発明の実施例 2 に係るエピタキシャル基板の層構造図。

【図 3】

本発明の実施例 3 に係るエピタキシャル基板の層構造図。

【図 4】

本発明の比較例 1 に係るエピタキシャル基板の層構造図。

【図 5】

本発明の比較例 2 に係るエピタキシャル基板の層構造図。

【図 6】

本発明の比較例 3 に係るエピタキシャル基板の層構造図。

【符号の説明】

- 1、21、41、61、81、101 半絶縁性 GaAs 基板
2～5、22～25、42～45、62～65、82～85、102～105
バッファ層
6、26、46、66、86、106 バック側電子供給層
7～8、27～28、47～48、67～68、87～88、107～108
バック側スペーサ層
9、29、49、69、89、109 チャンネル層
10～11、30～31、50～51、70～71、90～91、110～111
1 フロント側スペーサ層
12、32、52、72、92、112 フロント側電子供給層
13、33、53、73、93、113 アンドープ AlGaAs 層

【書類名】

図面

【図 1】

実施例 1

i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 39.5nm	13
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 6nm $4\text{E}18/\text{cm}^3$	12
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 3nm	11
i- GaAs 5.5nm	10
i- $\text{In}_{0.30}\text{Ga}_{0.70}\text{As}$ 7.5nm	9
i- GaAs 5.5nm	8
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 3nm	7
n- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 4nm $3\text{E}18/\text{cm}^3$	6
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 200nm	5
i- GaAs 250nm	4
i- $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 250nm	3
i- GaAs 200nm	2
GaAs 基板	1

【図 2】

実施例 2

i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 39.5nm	33
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 6nm $4\text{E}18/\text{cm}^3$	32
i- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 3nm	31
i-GaAs 5.5nm	30
i- $\text{In}_{0.30}\text{Ga}_{0.70}\text{As}$ 7.5nm	29
i-GaAs 5.5nm	28
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 3nm	27
n- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 4nm $3\text{E}18/\text{cm}^3$	26
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 200nm	25
i-GaAs 250nm	24
i- $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 250nm	23
i-GaAs 200nm	22
GaAs 基板	21

【図 3】

実施例 3

i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 39.5nm	53
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 6nm $4\text{E}18/\text{cm}^3$	52
i- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 3nm	51
i-GaAs 5.5nm	50
i- $\text{In}_{0.30}\text{Ga}_{0.70}\text{As}$ 7.5nm	49
i-GaAs 5.5nm	48
i- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 3nm	47
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 4nm $3\text{E}18/\text{cm}^3$	46
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 200nm	45
i-GaAs 250nm	44
i- $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 250nm	43
i-GaAs 200nm	42
GaAs 基板	41

【図 4】

比較例 1

i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 39.5nm	73
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 6nm $4\text{E}18/\text{cm}^3$	72
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 3nm	71
i- GaAs 2nm	70
i- $\text{In}_{0.19}\text{Ga}_{0.81}\text{As}$ 14nm	69
i- GaAs 2nm	68
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 3nm	67
n- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 4nm $3\text{E}18/\text{cm}^3$	66
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 200nm	65
i- GaAs 250nm	64
i- $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 250nm	63
i- GaAs 200nm	62
GaAs 基板	61

【図 5】

比較例 2

i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 39.5nm	93
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 6nm $4\text{E}18/\text{cm}^3$	92
i- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 3nm	91
i- GaAs 2nm	90
i- $\text{In}_{0.19}\text{Ga}_{0.81}\text{As}$ 14nm	89
i- GaAs 2nm	88
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 3nm	87
n- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 4nm $3\text{E}18/\text{cm}^3$	86
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 200nm	85
i- GaAs 250nm	84
i- $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 250nm	83
i- GaAs 200nm	82
GaAs 基板	81

【図 6】

比較例 3

i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 39.5nm	113
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 6nm $4\text{E}18/\text{cm}^3$	112
i- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 3nm	111
i- GaAs 2nm	110
i- $\text{In}_{0.19}\text{Ga}_{0.81}\text{As}$ 14nm	109
i- GaAs 2nm	108
i- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 3nm	107
n- $\text{In}_{0.483}\text{Ga}_{0.517}\text{P}$ 4nm $3\text{E}18/\text{cm}^3$	106
i- $\text{Al}_{0.20}\text{Ga}_{0.80}\text{As}$ 200nm	105
i- GaAs 250nm	104
i- $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 250nm	103
i- GaAs 200nm	102
GaAs 基板	101

【書類名】 要約書

【要約】

【課題】 高電子移動度特性を有するシュードモフィック HEMT 構造を有する化合物半導体エピタキシャル基板及びその製造方法を提供すること。

【解決手段】 InGaAs 層をチャンネル層 9、n 型不純物を含有する InGaP 層をフロント側電子供給層 12 とする歪チャンネル高電子移動度電界効果型トランジスタ構造を有する化合物半導体エピタキシャル基板において、チャンネル層 9 の In 組成を大きくしてシュードモフィック HEMT 構造のエピタキシャル基板を成長することにより InGaAs 層の室温 (300 K) での電子移動度を $8000 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上とした。チャンネル層 9 とフロント側電子供給層 12 との間のフロント側スペーサ層 10、11 を InGaP 層としてもよい。

【選択図】 図 1

認定 - 付加情報

特許出願の番号	特願 2 0 0 2 - 3 7 4 5 4 8
受付番号	5 0 2 0 1 9 6 3 2 9 9
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 5 年 1 月 6 日

< 認定情報・付加情報 >

【提出日】 平成14年12月25日

次頁無

特願 2002-374548

出願人履歴情報

識別番号

[000002093]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住 所

大阪府大阪市中央区北浜4丁目5番33号

氏 名

住友化学工業株式会社